

PAT-NO: JP406152285A
DOCUMENT-IDENTIFIER: JP 06152285 A
TITLE: AGC CIRCUIT
PUBN-DATE: May 31, 1994

INVENTOR-INFORMATION:
NAME
SHIBATA, TAKAYUKI

ASSIGNEE-INFORMATION:
NAME COUNTRY
NEC CORP N/A

APPL-NO: JP04297556

APPL-DATE: November 9, 1992

INT-CL (IPC): H03G003/20, H03G003/30 , H03G005/16

US-CL-CURRENT: 330/96

ABSTRACT:

PURPOSE: To make the device compact without requiring complicated control circuits by inputting amplitudes I, Q from a waveform shaping circuit and a digital signal from A/D converter and generating an AGC signals on the calculation by a signal processing circuit.

CONSTITUTION: The detection voltage detected by a detection circuit 6 is A/D converted 8 at every specific timing by a timing signal 12 from a waveform shaping circuit 2 and outputted to a signal processing circuit 1. The circuit 1 is provided with a memory function, storing the detection characteristic of the circuit 6 and discriminating the detection level based on the output of a converter 8. The signal processing circuit 1 generates and outputs an AGC signal 11 by calculation to let the detection level judged by the output of the converter 8 approach the output level calculated from amplitudes (i) and (q) of an orthogonal basement signal. The signal 11 is D/A converted by a D/A converter 7 the specific timing by the timing signal 12. By generating the AGC voltage to control the gain of the RF amplifier circuit 5, the output of it is kept constant.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-152285

(43)公開日 平成6年(1994)5月31日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G	3/20	A	7350-5 J	
	3/30	A	7350-5 J	
	5/16	Z	9067-5 J	

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平4-297556

(22)出願日 平成4年(1992)11月9日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 柴田 隆行

東京都港区芝五丁目7番1号日本電気株式会社内

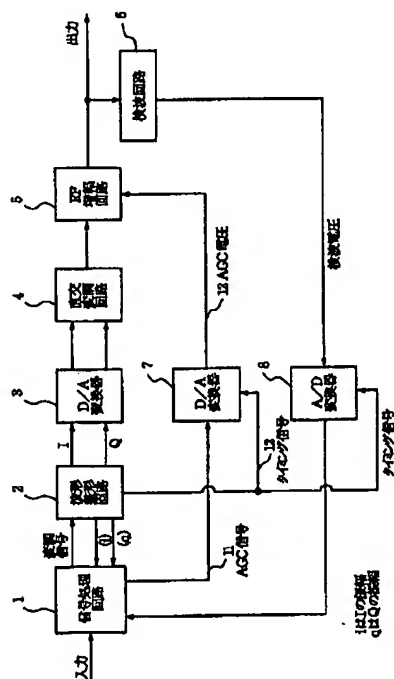
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 AGC回路

(57)【要約】

【目的】デジタル変調されたRF信号の増幅回路に使用されるAGC回路において、複雑な調整回路を必要とせず、RF増幅回路の入出力信号検波回路の変動に影響されことなく、しかも素子数削減により小型化が可能なAGC回路を実現する。

【構成】変調信号を生成する信号処理回路1と、直交ベースバンド信号I、Qを生成し、特定のタイミングのI、Qの振幅値を出力する波形整形回路2と、第1のD/A変換器3と、直交変調回路4と、RF増幅回路5と、RF出力信号レベルを検波する検波回路6と、特定のタイミングの検波回路6の出力電圧をA/D変換するA/D変換器8と、第2のD/A変換器7とを有し、信号処理回路1がI、Qの振幅値及びA/D変換器8の出力を演算処理して得られたAGC信号をD/A変換器7を介してRF増幅回路5に供給する。



1

【特許請求の範囲】

【請求項1】 入力信号を信号処理回路により所定のフォーマットに変換して変調信号を生成する信号処理回路と、前記変調信号から波形整形回路により直交ベースバンド信号I、Qの振幅値を出力する波形整形回路と、前記ベースバンド信号I、QをD/A変換する第1のD/A変換器と、前記第1のD/A変換器の出力を直交変調する直交変調回路と、前記直交変調回路の出力を増幅するRF増幅回路と、前記RF増幅回路の出力信号レベルを検波する検波回路と、前記検波回路の出力電圧を特定のタイミング信号でA/D変換するA/D変換器と、前記信号処理回路が直交ベースバンド信号I、Qの振幅値及び前記A/D変換器の出力を入力し、演算処理によって得られたAGC信号を第2のD/A変換器を経由して前記RF増幅回路に帰還することを特徴とするAGC回路。

【請求項2】 前記信号処理回路が前記検波回路の検波特性を記憶する機能を備えていることを特徴とする請求項1記載のAGC回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はAGC回路に関し、特にデジタル変調されたRF信号の増幅回路に使用されるAGC回路に関する。

【0002】

【従来の技術】従来のAGC回路は図2に示すように、入力信号を所定のフォーマットに変換して変調信号を生成する信号処理回路1と、変調信号を直交ベースバンド信号I、Qに変換する波形整形回路2と、直交ベースバンド信号I、QをD/A変換するD/A変換器3と、その出力を直交変調する直交変調回路4と、その出力を増幅するRF増幅回路5と、RF増幅回路5の入力を検波する第1の検波回路9と、検波回路9の検波電圧を増幅する増幅器10と、増幅器10の出力を特定のタイミングでサンプルホールドする第1のサンプルホールド回路11と、RF増幅回路5の出力を検波する第2の検波回路6と、検波回路6の検波電圧を特定のタイミングでサンプルホールドする第2のサンプルホールド回路13と、サンプルホールド回路11の出力電圧とサンプルホールド回路13の出力電圧を比較してRF増幅回路5にAGC電圧を与える比較器12で構成されている。この従来のAGC回路は、特定のタイミングにおいて、サンプリングされるRF増幅回路5の入力信号検波電圧の増幅器10による増幅電圧と、RF増幅回路5の出力信号検波電圧とを等しくするように動作させていた。

【0003】

【発明が解決しようとする課題】この従来のAGC回路では、RF増幅回路5の制御を正しく行うためには、シンボルタイミングでの振幅変動範囲において、第1の検波回路9および増幅器10の総合検波特性と、第2の検

2

波回路6の検波特性が等しくならなければならないが、実際には第1の検波回路9と第2の検波回路6の検波特性が異なるので、増幅器10の利得制御のために複雑な回路が必要になる。さらに、温度等環境の変化によって増幅器10、第1の検波回路9および増幅器10の総合検波特性と第2の検波回路6の検波特性が異ってしまい、AGCが正しくかからないという欠点があった。

【0004】本発明の目的は、特定のシンボルタイミングにおける振幅が一定値にならない信号の増幅回路の制御を簡単な回路構成で行えるAGC回路を提供することにある。

【0005】

【課題を解決するための手段】本発明のAGC回路は入力信号を信号処理回路により所定のフォーマットに変換して変調信号を生成する信号処理回路と、前記変調信号から波形整形回路により直交ベースバンド信号I、Qの振幅値を出力する波形整形回路と、前記ベースバンド信号I、QをD/A変換する第1のD/A変換器と、前記第1のD/A変換器の出力を直交変調する直交変調回路と、前記直交変調回路の出力を増幅するRF増幅回路と、前記RF増幅回路の出力信号レベルを検波する検波回路と、前記検波回路の出力電圧を特定のタイミング信号でA/D変換するA/D変換器と、前記信号処理回路が直交ベースバンド信号I、Qの振幅値及び前記A/D変換器の出力を入力し、演算処理によって得られたAGC信号を第2のD/A変換器を経由して前記RF増幅回路に帰還することを特徴とする。

【0006】

【実施例】次に本発明について図面を参照して説明する。図1は本発明の一実施例を示すブロック図である。図1の実施例は、信号処理回路1、波形整形回路2、第1のD/A変換器3、直交変調回路4、RF増幅回路5、検波回路6、第2のD/A変換器7、A/D変換器8で構成されている。ここでD/A変換器3、直交変調回路4、RF増幅回路5、検波回路6は従来例の構成と同様である。波形整形回路2は特定のタイミングにおける直交ベースバンド信号I、Qの振幅値i、qを信号処理回路1に供給する。信号処理回路1は演算機能を有し、i、qから出力レベルを算出することができる。また、検波回路6によって検波された検波電圧は波形整形回路2からのタイミング信号12により特定のタイミングごとにA/D変換器8によってA/D変換され、信号処理回路1に出力される。信号処理回路1はメモリ機能を有し、検波回路6の検波特性を記憶しており、A/D変換器8の出力から検波レベルを判別する。信号処理回路1はA/D変換器8の出力から判定される検波レベルを、i、qから算出した出力レベルに近づけるような制御を行うためのAGC信号11を計算によって生成して出力する。AGC信号11は第2のD/A変換器7でタイミング信号12による特定のタイミングでD/A変換

3

され、RF増幅回路5の利得を制御するAGC電圧12を生成してRF増幅回路5の出力を一定になるように制御する。

【0007】

【発明の効果】以上説明したように本発明のAGC回路は、信号処理回路が波形整形回路からI、Qの振幅とA/D変換器8からのデジタル信号を入力して計算によってAGC信号を生成しているので、従来例のようにふたつの異なる検波回路の出力を調整するための複雑な制御回路を必要とせず、しかも素子数削減により小型化が可能であるという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。

4

【図2】従来のAGC回路のブロック図である。

【符号の説明】

1 信号処理回路

2 波形整形回路

3, 7 D/A変換器

4 直交変調回路

5 RF増幅回路

6, 9 検波回路

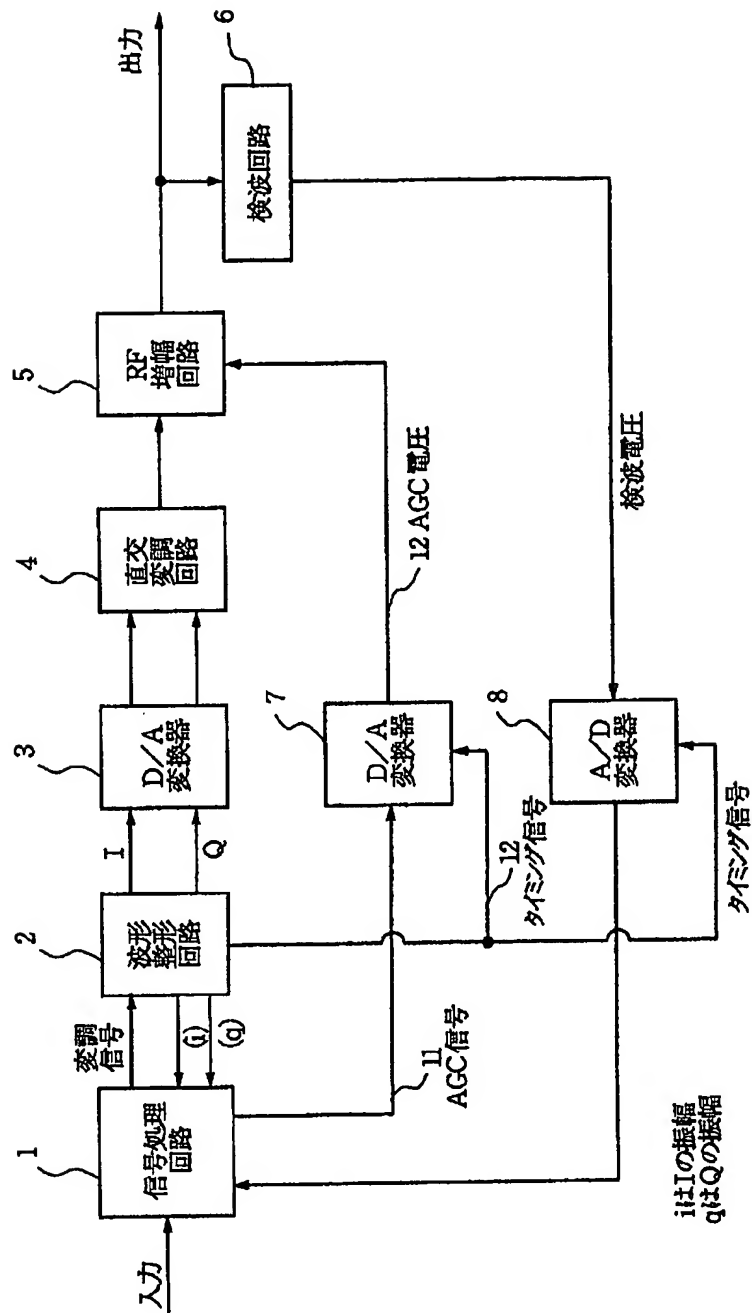
8 A/D変換器

10 増幅器

11, 13 サンプルホールド回路

12 比較器

【図1】



【図2】

